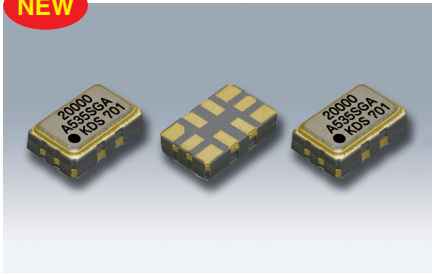


超高精度表面贴装 VC-TCXO/TCXO

DSA535SGA/DSB535SGA/DSA535SGB

for Stratum3/ Femtocell

NEW



实际尺寸

■ 优点

- 5032尺寸、厚度1.35mm
- 超高精度SMD (VC-) TCXO
- 可选择削峰正弦波、CMOS输出
- 低相位噪音
- 单体结构

■ 用途

- Stratum3、支持5G通信设备、网络、基站



■ 一般规格

项目	DSA535SGB (VC-TCXO)	DSA535SGA (VC-TCXO)	DSB535SGA (TCXO)
输出频率范围	10~52MHz		
标准频率	10MHz/ 19.2MHz/ 20MHz/ 38.88MHz		
电源电压范围	+2.3 ~ +3.63V		
电源电压 (Vcc)	+2.8V/+3.0V/+3.3V		
消耗电流	+4.0mA max. (削峰正弦波)/+8.0mA max. (CMOS)		
输出电压	0.8Vp-p min. (削峰正弦波/DC-coupled) '0' 电平 0.1×Vcc V max. / '1' 电平 0.9×Vcc V max. (CMOS)		
输出负载	10kΩ//10pF (削峰正弦波) / 15pF (CMOS)		
频率稳定度 常温偏差	±1.5×10 ⁻⁶ max. (After 2 reflows)		
温度特性	±0.10×10 ⁻⁶ max. / -40~+85°C ±0.20×10 ⁻⁶ max. / -40~+105°C		
温度特性控制电压变化	±0.10×10 ⁻⁶ max. (频率控制灵敏度 ±5×10 ⁻⁶ , Vcont=+1.5V±1.0V)	—	
滞后	±0.1×10 ⁻⁶ max.		
电源电压特性	±0.1×10 ⁻⁶ max. (Vcc±5% ; 削峰正弦波、CMOS (f≤40MHz)) / ±0.2×10 ⁻⁶ max. (Vcc±5% ; CMOS (40MHz<f))		
负载变化特性	±0.2×10 ⁻⁶ max. (10kΩ//10pF±10% / 15pF±10%)		
长期老化	±1.0×10 ⁻⁶ max./year		
综合频率偏差	±4.6×10 ⁻⁶ max. (包含温度特性、初始偏差、电源电压特性、负载变化特性、长期老化)		
频率控制 控制灵敏度	± 3.0~±5.0×10 ⁻⁶ /Vcont=+1.5V±1V		—
频率控制极性	正极性		—
相位噪音	20MHz (typ.)		20MHz (typ.)
Offset 100Hz	-118dBc/Hz		-120dBc/Hz
Offset 1kHz	-139dBc/Hz		-141dBc/Hz
Offset 10kHz	-155dBc/Hz		-155dBc/Hz
Offset 100kHz	-158dBc/Hz		-158dBc/Hz
包装单位 (1)	1000pcs./reel (φ180), 4000pcs./reel (φ330)		

(1) 无需防潮包装管理
Moisture Sensitivity Level: LEVEL1 (IPC/JEDEC J-STD-033)

有关其他规格或者特殊规格请咨询营业部门。

■ DSA535SGA/DSB535SGA/DSA535SGB (4端子产品) [mm] ■ DSA535SGA/DSB535SGA/DSA535SGB (10端子产品) [mm]

■ 外形尺寸

型号代码
DSA535SGA~A535SGA
DSB535SGA~B535SGA
DSA535SGB~A535SGB

Pin Connections (4terminals)

Pin No.	Connection
#1	VCONT(VC-TCXO)/GND(TCXO)
#2	GND
#3	Output
#4	Vcc

■ 焊盘图形 (参考)
<Top View>

Connect to GND
Bypass Capacitance
Connect to Test Circuit
DC-cut Capacitance

■ 外形尺寸

型号代码
DSA535SGA~A535SGA
DSB535SGA~B535SGA
DSA535SGB~A535SGB

Pin Connections

Pin No.	Connection
#1	Vcont(VC-TCXO)/GND(TCXO)
#2	Do Not Connect
#3	ENABLE/DISABLE
#4	GND
#5	Do Not Connect
#6	Output
#7	Do Not Connect/vcfilter (Option)
#8	Do Not Connect
#9	Vcc
#10	GND

(*) Internal connection

■ 焊盘图形 (参考)
<Top View>

Connect to GND
Bypass Capacitance
Connect to Test Circuit
DC-cut Capacitance